

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **11-135577**

(43)Date of publication of application : **21.05.1999**

(51)Int.Cl.

H01L 21/60

H01L 23/12

(21)Application number : **09-295164**

(71)Applicant : **HITACHI CABLE LTD**

(22)Date of filing : **28.10.1997**

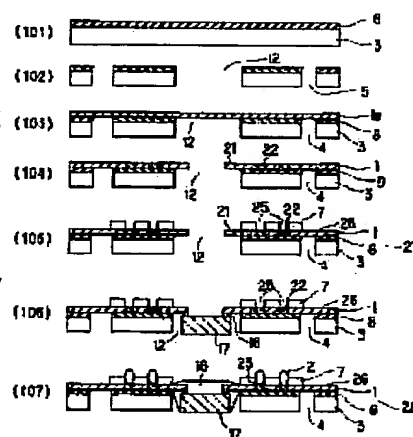
(72)Inventor : **YAMAGUCHI KENJI
TAKAHASHI GUNICHI**

(54) TAB TAPE FOR BGA

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a reliable TAB(tape automated bonding) tape for BGA(ball grid array) for securing the insulation between wires by securing solder wettability and preventing the peeling and twisting of solder resist when forming a solder ball.

SOLUTION: A TAB tape 27 for BGA has a polyimide film 3 with an adhesive layer 8 on one surface, a copper foil wiring pattern 1 that is adhered to the polyimide film 3 by the adhesive layer 8 and has a specific wiring pattern, and photo solder resist 7 that is covered at a specific of position the copper foil wiring pattern 1. Also, the coefficient of elasticity of the photo solder resist 7 is 440 kgf/mm² and is equal to or more than 1/10 of 741 kgf/mm² that is the coefficient of elasticity of the polyimide 3.



LEGAL STATUS

[Date of request for examination] 01.08.2000

[Date of sending the examiner's decision of rejection] 23.07.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-135577

(43) 公開日 平成11年(1999) 5月21日

(51) Int.Cl.⁸

H 0 1 L 21/60
23/12

識別記号

3 1 1

F I

H 0 1 L 21/60
23/12

3 1 1 W
L

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号

特願平9-295164

(22) 出願日

平成9年(1997)10月28日

(71) 出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72) 発明者 山口 健司

茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

(72) 発明者 高橋 軍一

茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

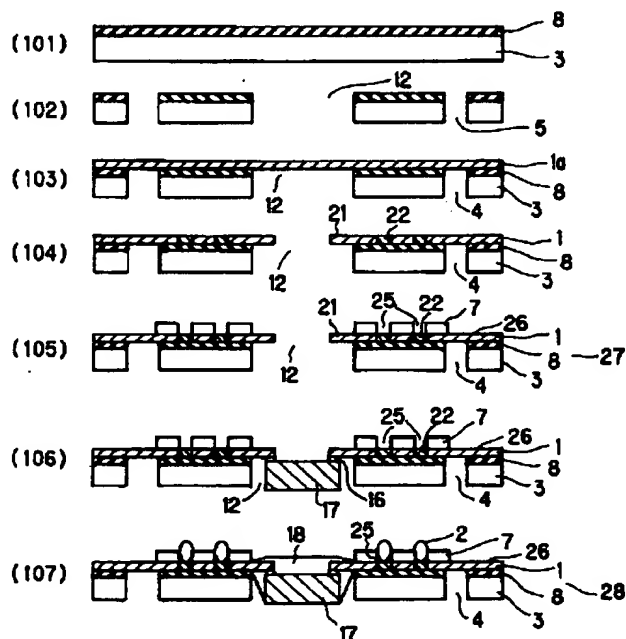
(74) 代理人 弁理士 平田 忠雄

(54) 【発明の名称】 BGA用TABテープ

(57) 【要約】

【課題】 はんだの濡性を確保し、はんだボールを形成する際のソルダレジストの剥離や捲れを防止し、配線間の絶縁性を確保できる、信頼性の高いBGA用TABテープを提供する。

【解決手段】 BGA用TABテープ27は、片面に接着剤層8を有するポリイミドフィルム3と、接着剤層8によってポリイミドフィルム3に接着され、所定の配線パターンを有する銅箔配線パターン1と、銅箔配線パターン1の所定の位置に被覆されたフォトソルダレジスト7とを備え、フォトソルダレジスト7の弾性係数が440kgf/mm²で、ポリイミドフィルム3の弾性係数である741kgf/mm²の1/10以上となっている。



【特許請求の範囲】

【請求項 1】フィルム材と、接着剤によって前記フィルム材の片面に接着され、所定の配線パターンを有する金属配線層と、前記金属配線層の所定の位置に被覆されたソルダレジストとを備える BGA (Ball Grid Array) 用 TAB (Tape Automated Bonding) テープにおいて、前記ソルダレジストは、その弾性係数が、前記フィルム材の弾性係数の 1/10 以上であることを特徴とする BGA 用 TAB テープ。

【請求項 2】前記接着剤は、そのガラス転移温度が 150℃以上であり、

前記ソルダレジストは、そのガラス転移温度が 120℃以上であることを特徴とする請求項 1 記載の BGA 用 TAB テープ。

【請求項 3】前記金属配線層は、所定の部分に Ni/Au めっきを施されていることを特徴とする請求項 1 または請求項 2 記載の BGA 用 TAB テープ。

【請求項 4】前記金属配線層は、所定の部分に Sn/はんだめっきを施されていることを特徴とする請求項 1 または請求項 2 記載の BGA 用 TAB テープ。

【請求項 5】前記フィルム材は、その片面または両面に信号層となる金属層を設けたことを特徴とする請求項 1 乃至 4 記載の BGA 用 TAB テープ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、BGA (Ball Grid Array) 用 TAB (Tape Automated Bonding) テープに関し、特に、配線ピッチが 100 μm 以下の微細パターンの配線層側にボールパッド (Ball Pad) 部をソルダレジストで形成する BGA 用 TAB テープに関する。

【0002】

【従来の技術】図 5 は、従来の BGA 用 TAB テープとそれを使用した半導体装置を示す。図 5 (a) は、従来の BGA 用 TAB テープを示し、図 5 (b) は、図 5 (a) の BGA 用 TAB テープを使用した半導体装置を示す。

【0003】図 5 (a) に示した従来の BGA 用 TAB テープは、片面に接着剤層 8 を有する厚さ 75 μm のポリイミドフィルム 3 と、接着剤層 8 によってポリイミドフィルム 3 に接着され、インナリード 21 などの所定の配線パターンを有する銅箔配線パターン 1 と、配線間の保護および絶縁のために銅箔配線パターン 1 のインナリード 21 以外の配線部に被覆されたフォトソルダレジスト 7 とを備えている。また、接着剤層 8 を有するポリイミドフィルム 3 は、パンチで穴加工されたブラインドビアホール 4 とデバイスホール 23 を有している。更に、インナリード 21 には、Ni/Au めっき (図示せず) が施されている。

【0004】また、図 5 (b) に示した半導体装置は、図 5 (a) に示した BGA 用 TAB テープのブラインド

ビアホール 4 に形成されたはんだボール 2 と、デバイスホール 23 の位置にインナリード 21 とインナリードボンディング 16 によって接続された半導体素子 17 とを有し、デバイスホール 23 と、半導体素子 17 と、インナリード 21 の部分は、ポッティング樹脂 18 によって封止されている。

【0005】図 6 は、従来の他の BGA 用 TAB テープとそれを使用した半導体装置を示す。図 6 (a) は、従来の BGA 用 TAB テープを示し、図 6 (b) は、図 6 (a) の BGA 用 TAB テープを使用した半導体装置を示す。

【0006】図 6 (a) に示した従来の BGA 用 TAB テープは、片面に接着剤層 8 を有する厚さ 75 μm のポリイミドフィルム 3 と、接着剤層 8 によってポリイミドフィルム 3 に接着され、厚さが 25 μm で配線間ピッチが 100 μm 以下の所定の微細配線パターンを有する銅箔配線パターン 1 と、配線間の保護および絶縁のために銅箔配線パターン 1 の所定の配線部に被覆されたフォトソルダレジスト 7 とを備えている。また、接着剤層 8 を有するポリイミドフィルム 3 は、パンチで穴加工された複数のブラインドビアホール 4 とデバイスホール 12 を有している。更に、フォトソルダレジスト 7 は、銅箔配線パターン 1 のインナリード 21 とボールパッド 22 以外の所定の部分に被覆され、ボールパッド部 23 を形成している。また、インナリード 21 とボールパッド 22 には、Ni/Au めっき (図示せず) が施されている。

【0007】図 6 (b) に示した半導体装置は、図 6 (a) に示した BGA 用 TAB テープのボールパッド部 23 に形成されたはんだボール 2 と、デバイスホール 12 に搭載され、インナリード 21 とインナリードボンディング 16 によって接続された半導体素子 17 を有し、半導体素子 17 とインナリード 21 の部分は、ポッティング樹脂 18 によって封止されている。

【0008】

【発明が解決しようとする課題】しかしながら、図 5 に示したような従来の BGA 用 TAB テープによれば、パンチによって穴加工されたブラインドビアホール 4 に、はんだボール 2 を形成しているため、パンチ加工時に生じる抜きバリやブラインドビアホール 4 の内壁面のガサツキ等の粗れによって、はんだの濡性を阻害し、生産性が悪くなるという問題があった。

【0009】また、図 6 に示した従来の BGA 用 TAB テープによれば、はんだボール 2 を形成する際に、ボールパッド 22 周辺のソルダレジスト 7 が剥離したり捲れが生じたりするため、配線間の絶縁性が確保できず製品歩留が悪くなり、価格が高くなるという問題があった。

【0010】従って、本発明の目的は、はんだの濡性を確保し、はんだボールを形成する際のソルダレジストの剥離や捲れを防止し、配線間の絶縁性を確保できる、信

頼性の高いBGA用TABテープを提供することである。

【0011】

【課題を解決するための手段】本発明は、以上に述べた目的を実現するため、フィルム材と、接着剤によってフィルム材の片面に接着され、所定の配線パターンを有する金属配線層と、金属配線層の所定の位置に被覆されたソルダレジストとを備えるBGA用TABテープにおいて、ソルダレジストは、その弾性係数が、フィルム材の弾性係数の1/10以上であることを特徴とするBGA用TABテープを提供する。

【0012】

【発明の実施の形態】以下本発明のBGA用TABテープおよびそれを用いた半導体装置を、その製造工程を示しながら詳細に説明する。

【0013】図1は、本発明のBGA用TABテープおよびそれを用いた半導体装置の製造工程を示す。まず、ガラス転移温度が190℃で厚さ13μmの接着剤層8を、初期弾性係数741kgf/mm²で厚さ75μmのポリイミドフィルム（ユビレックスS）3の片面に塗布する（101）。次に、接着剤層8を有するポリイミドフィルム3に、半導体素子搭載用のデバイスホール12と、ポリイミドフィルム3を製造装置（図示せず）上で移動させるためのスプロケットホール（図示せず）をパンチなどで打ち抜いて形成し、更に、アウトリード側に64個の直径80μmのスルーホール5を形成する（102）。この打抜加工されたポリイミドフィルム3の接着剤層8側に、厚さ18μmの銅箔1aをラミネートしキュア処理し、この銅箔1aでスルーホール5の片側を塞いでブラインドビアホール4を形成する（103）。次に、銅箔1aをフォトアプリケーション処理し、152個のインナリード21とボールパッド22を有する所定の配線パターンの銅箔配線パターン1を作成する（104）。この銅箔配線パターン1のインナリード21以外の所定の部分に、ガラス転移温度123.7℃および初期弾性係数440kgf/mm²で厚さ25μmのフォトソルダレジスト7を塗布し、フォトソルダレジスト7のボールパッド22に対応する部分を露光、現像し、ベーク処理して、径が200μmの開孔部（ボールパッド部）25を開け、ボールパッド22を露出する。その後、インナリード21と、ボールパッド22と、フォトソルダレジスト7が塗布されていないアウトリードの領域26に、厚さ1.0μmのNiめっき（図示せず）を施し、更にその上に、厚さ0.5μmのAuめっき（図示せず）を施して、BGA用TABテープ27を作成する（105）。

【0014】次に、BGA用TABテープ27のデバイスホール12に半導体素子17を搭載し、インナリード21とインナリードボンディング16によって接続する（106）。更に、半導体素子17とインナリード21をポッティング樹脂18によって封止し、ボールパッド22

にはんだボール2を形成して、半導体装置28を製造する（107）。

【0015】上述のようにして製造された本発明のBGA用TABテープ27を使用した半導体装置28に、温度-55℃で30分保持と温度125℃で30分保持とを1サイクルとする温度サイクル試験を1000サイクル実施し、導通抵抗の変化を200、500、1000サイクル毎に測定した。その結果、抵抗増加やはんだボール2の脱落もなく、熱ストレスに対して信頼性の高いBGA用TABテープ27および半導体装置28を得ることができた。また、半導体装置28に、温度85℃および湿度85%でDCバイアス50Vのマイグレーション試験を1000時間実施した。この結果、導通部の導通破壊やフォトソルダレジスト7の絶縁破壊も生じず、信頼性の高いBGA用TABテープ27および半導体装置28を得ることができた。更に、半導体装置28に、温度127℃および湿度100%で200時間のプレッシャクッカ試験を行った。この結果、フォトソルダレジスト7の変質や、割れ、剥がれ、捲れなどが生じず、信頼性の高いBGA用TABテープ27および半導体装置28を得ることができた。

【0016】図2は、本発明の他のBGA用TABテープおよびそれを用いた半導体装置の製造工程を示す。まず、初期弾性係数470kgf/mm²で厚さ50μmのポリイミドフィルム3の片面に厚さ35μmの銅箔6を被覆してCCL（Copper Clad Laminate）のポリイミドフィルム14とし、この銅箔6とは反対の面に、ガラス転移温度が190℃で厚さ13μmの接着剤層8を塗布する（201）。次に、このCCLポリイミドフィルム14に、半導体素子搭載用のデバイスホール12と、CCLポリイミドフィルム14を製造装置（図示せず）上で移動させるためのスプロケットホール（図示せず）をパンチなどで打ち抜いて形成し、更に、アウトリード側に64個の直径80μmのスルーホール5を形成する（202）。このCCLポリイミドフィルム14の接着剤層8側に、厚さ18μmの銅箔1aを被覆してキュア処理し、この銅箔1aでスルーホール5の片側を塞いでブラインドビアホール4を形成する（203）。次に、銅箔1aをフォトアプリケーション処理し、152個のインナリード21とボールパッド22とを有する所定の配線パターンの銅箔配線パターン1を作成する（204）。銅箔6の表面にガラス転移温度35℃および初期弾性係数50kgf/mm²で厚さ15μmのポリイミド系ソルダレジスト（図示せず）を塗布し、更に、銅箔配線パターン1のインナリード21以外の所定の部分に、ガラス転移温度123.7℃および初期弾性係数440kgf/mm²で厚さ25μmのフォトソルダレジスト7を塗布し、フォトソルダレジスト7のボールパッド22に対応する部分を露光、現像し、ベーク処理して、径が200μmの開孔部25を開け、ボールパッド22を露出する。その

後、インナリード 21 と、ボールパッド 22 と、フォトソルダレジスト 7 が塗布されていないアウトリードの領域 26 に、厚さ $1.0 \mu\text{m}$ の Ni めっき (図示せず) を施し、更にその上に、厚さ $0.5 \mu\text{m}$ の Au めっき (図示せず) を施して、2 層配線を有する BGA 用 TAB テープ 31 を作成する (205)。

【0017】次に、BGA 用 TAB テープ 31 のデバイスホール 12 に半導体素子 17 を搭載し、インナリード 21 とインナリードボンディング 16 によって接続する (206)。更に、半導体素子 17 とインナリード 21 をポ

ッティング樹脂 18 によって封止し、ボールパッド 22 にはんだボール 2 を形成して、半導体装置 32 を製造する (207)。

【0018】上述のようにして製造された本発明の BGA 用 TAB テープ 31 を使用した半導体装置 32 に、温度 -55°C で 30 分保持と温度 125°C で 30 分保持とを 1 サイクルとする温度サイクル試験を 1000 サイクル実施し、導通抵抗の変化を 200、500、1000 サイクル毎に測定した。その結果、抵抗増加やはんだボール 2 の脱落もなく、熱ストレスに対して信頼性の高い BGA 用 TAB テープ 31 および半導体装置 32 を得ることができた。また、半導体装置 32 に、温度 85°C および湿度 85% で DC バイアス 50V のマイグレーション試験を 1000 時間実施した。この結果、導通部の導通破壊や 2 層配線 1、6 やフォトソルダレジスト 7 の絶縁破壊も生じず、信頼性の高い BGA 用 TAB テープ 31 および半導体装置 32 を得ることができた。更に、半導体装置 32 に、温度 127°C および湿度 100% で 200 時間のプレッシャクッカ試験を行った。この結果、フォトソルダレジスト 7 の変質や、割れ、剥がれ、捲れ

などが生じず、信頼性の高い BGA 用 TAB テープ 31 および半導体装置 32 を得ることができた。

【0019】図 3 は、本発明の他の BGA 用 TAB テープおよびそれを用いた半導体装置の製造工程を示す。先ず、初期弾性係数 470 kgf/mm^2 で厚さ $50 \mu\text{m}$ のポリイミドフィルム 3 の両面に厚さ $35 \mu\text{m}$ の銅箔 6 を被覆して CCL (Copper Clad Laminate) のポリイミドフィルム 15 とし、この CCL ポリイミドフィルム 15 の片面に、ガラス転移温度が 190°C で厚さ $13 \mu\text{m}$ の接着剤層 8 を塗布する (301)。次に、この CCL ポリイミドフィルム 15 に、半導体素子搭載用のデバイスホール 12 と、ポリイミドフィルム 3 を製造装置上で移動させるためのスプロケットホール (図示せず) をパンチなどで打ち抜いて形成し、更に、アウトリード側に 64 個の直径 $80 \mu\text{m}$ のスルーホール 5 を形成する (302)。このポリイミドフィルム 3 の接着剤層 8 側に、厚さ $18 \mu\text{m}$ の銅箔 1a を被覆してキュア処理し、この銅箔 1a でスルーホール 5 の片側を塞いでブラインドビアホール 4 を形成し、ブラインドビアホール 4 の内面をデスマヤ処理、導通化処理した後、銅箔 1a とは反対の面に厚さ 1

$0 \mu\text{m}$ の銅めっき 9 を施す (303)。次に、銅箔 1a をフォトアプリケーション処理し、152 個のインナリード 21 とボールパッド 22 とを有する所定の配線パターン

の銅箔配線パターン 1 を作成する (304)。この銅箔配線パターン 1 のインナリード 21 以外の所定の部分に、ガラス転移温度 123.7°C および初期弾性係数 440 kgf/mm^2 で厚さ $25 \mu\text{m}$ のフォトソルダレジスト 7 を塗布し、フォトソルダレジスト 7 のボールパッド 22 に対応する部分を露光、現像し、ベーク処理して、径が $200 \mu\text{m}$ の開孔部 25 を開け、ボールパッド 22 を露出する。その後、インナリード 21 とボールパッド 22 に、厚さ $1.0 \mu\text{m}$ の Ni めっき (図示せず) を施し、更にその上に、厚さ $0.5 \mu\text{m}$ の Au めっき (図示せず) を施して、3 層配線の BGA 用 TAB テープ 33 を作成する (305)。

【0020】次に、BGA 用 TAB テープ 33 のデバイスホール 12 に半導体素子 17 を搭載し、インナリード 21 とインナリードボンディング 16 によって接続する (306)。更に、半導体素子 17 とインナリード 21 をポッティング樹脂 18 によって封止し、ボールパッド 22 にはんだボール 2 を形成して、半導体装置 34 を製造する (307)。

【0021】上述のようにして製造された本発明の BGA 用 TAB テープ 33 を使用した半導体装置 34 に、温度 -55°C で 30 分保持と温度 125°C で 30 分保持とを 1 サイクルとする温度サイクル試験を 1000 サイクル実施し、導通抵抗の変化を 200、500、1000 サイクル毎に測定した。その結果、抵抗増加やはんだボール 2 の脱落、ブラインドビアホール 4 の銅めっき 9 の剥離もなく、熱ストレスに対して信頼性の高い BGA 用 TAB テープ 33 および半導体装置 34 を得ることができた。また、半導体装置 34 に、温度 85°C および湿度 85% で DC バイアス 50V のマイグレーション試験を 1000 時間実施した。この結果、導通部の導通破壊や 3 層配線 1、6 やフォトソルダレジスト 7 の絶縁破壊も生じず、信頼性の高い BGA 用 TAB テープ 33 および半導体装置 34 を得ることができた。更に、半導体装置 32 に、温度 127°C および湿度 100% で 200 時間のプレッシャクッカ試験を行った。この結果、フォトソルダレジスト 7 の変質や、割れ、剥がれ、捲れなどが生じず、信頼性の高い BGA 用 TAB テープ 33 および半導体装置 34 を得ることができた。

【0022】図 4 は、本発明の他の BGA 用 TAB テープおよびそれを用いた半導体装置の製造工程を示す。先ず、初期弾性係数 470 kgf/mm^2 で厚さ $50 \mu\text{m}$ のポリイミドフィルム 3 の片面に厚さ $35 \mu\text{m}$ の銅箔 6 を被覆して CCL (Copper Clad Laminate) のポリイミドフィルム 14 とし、この銅箔 1a とは反対の面に、ガラス転移温度が 190°C で厚さ $13 \mu\text{m}$ の接着剤層 8 を塗布する (401)。次に、この CCL ポリイミドフィルム 1

4に、半導体素子搭載用のデバイスホール12と、CCLポリイミドフィルム14を製造装置上で移動させるためのスプロケットホール（図示せず）をパンチなどで打ち抜いて形成し、更に、アウトリード側に64個の直径80 μ mのスルーホール5を形成する（402）。このCCLポリイミドフィルム14の接着剤層8側に、厚さ18 μ mの銅箔1aを被覆してキュア処理し、この銅箔1aでスルーホール5の片側を塞いでブラインドビアホール4を形成する（403）。次に、銅箔1aをフォトアプリケーション処理し、152個のインナリード21とボールパッド22とを有する所定の配線パターン1の銅箔配線パターン1を作成し、この銅箔配線パターン1のインナリード21以外の所定の部分に、ガラス転移温度297℃および初期弾性係数550kgf/mm²で厚さ25 μ mのポリイミド系ソルダレジスト19を塗布する（404）。次に、ポリイミド系ソルダレジスト19のボールパッド22に対応する部分にガルバノCO₂レーザ20で径が200 μ mの開孔部25を開け、ボールパッド22を露出する。その後、インナリード21と、ボールパッド22と、ポリイミド系ソルダレジスト19が塗布されていないアウトリードの領域26に、厚さ1.0 μ mのNiめっき（図示せず）を施し、更にその上に、厚さ0.5 μ mのAuめっき（図示せず）を施して、2層配線を有するBGA用TABテープ35を作成する（405）。

【0023】次に、BGA用TABテープ35のデバイスホール12に半導体素子17を搭載し、インナリード21とインナリードボンディング16によって接続する（406）。更に、半導体素子17とインナリード21をポッティング樹脂18によって封止し、ボールパッド22にはんだボール2を形成して、半導体装置36を製造する（407）。

【0024】上述のようにして製造された本発明のBGA用TABテープ35を使用した半導体装置36に、温度-55℃で30分保持と温度125℃で30分保持とを1サイクルとする温度サイクル試験を1000サイクル実施し、導通抵抗の変化を200、500、1000サイクル毎に測定した。その結果、抵抗増加やはんだボール2の脱落もなく、熱ストレスに対して信頼性の高いBGA用TABテープ35および半導体装置36を得ることができた。また、半導体装置36に、温度85℃および湿度85%でDCバイアス50Vのマイグレーション試験を1000時間実施した。この結果、導通部の導通破壊や2層配線1、6やポリイミド系ソルダレジスト19の絶縁破壊も生じず、信頼性の高いBGA用TABテープ35および半導体装置36を得ることができた。更に、半導体装置32に、温度127℃および湿度100%で200時間のプレッシャクッカ試験を行った。この結果、ポリイミド系ソルダレジスト19の変質や、割れ、剥がれ、捲れなどが生じず、信頼性の高いBGA用

TABテープ35および半導体装置36を得ることができた。

【0025】上述に示したように、1層配線のBGA用TABテープ27、2層配線のBGA用TABテープ31、35、3層配線のBGA用TABテープ33などの、温度85℃および湿度85%で1000時間経過中の絶縁抵抗が10⁹ Ω である、信頼性の高い、配線間ピッチが100 μ m以下の微細配線を有するBGA用TABテープを得ることができた。

10 【0026】以上、本発明のBGA用TABテープの形態例をいくつか示したが、各構成の条件は、以下のようであつてもよい。

【0027】銅箔配線パターン1を形成する銅箔1aの厚さは、2 μ m~35 μ mが望ましい。配線間のピッチが80 μ mまでは、銅箔1aの厚さが35 μ mまでフォトレジ・パターンエッチングが可能であり、配線間のピッチが80 μ m以下になった場合、銅箔1aの厚さが35 μ m以下でないとフォトレジ・パターンエッチングができなくなるからである。

20 【0028】また、ポリイミドフィルム3の厚さは、50 μ m~150 μ mが望ましい。テープの平坦性を確保するには、50 μ m以上の厚が必要となり、量産性を考慮すると150 μ m以下が望ましいからである。特に、ポリイミドフィルム3の厚さは、75 μ mが最適であると思われる。

【0029】ボールパッド22のソルダレジスト部7の開孔部25の内径は、50 μ m~500 μ mが望ましい。配線の接続を確実にするためには、50 μ m以上の大きさが必要であり、また、500 μ m以上の内径にすると、配線間ピッチを100 μ m以下の微細配線にすることが困難だからである。

30 【0030】接着剤層8の厚さは、7 μ m~50 μ mが望ましい。デバイスホールの無いBGA用TABテープでは、半導体素子をワイヤボンディングすることがあり、このワイヤボンディング時には、温度200℃で、高速の接続をするため、高温時に高い弾性係数を有する薄い接着剤が必要となり、接着剤層8の厚さは、7 μ mが望ましい。また、デバイスホールを有する場合は、インナリードボンディングであるため、接着剤層8を50 μ m程度まで厚くしても構わないからである。

40 【0031】ポリイミド系ソルダレジスト19またはフォトソルダレジスト7の弾性係数が、ポリイミドフィルム3の弾性係数の1/10以上であること。温度245℃ \pm 5℃で10秒間のはんだDip試験を3回行った結果、上記の弾性係数の関係であれば、はんだボール周辺のソルダレジストの剥がれや捲れが発生せず、配線間の絶縁性を確保でき、信頼性の高いBGA用TABテープを得ることができた。また、温度127℃および湿度100%で200時間のプレッシャクッカ試験でも、上記の弾性係数の関係であれば、はんだボール周辺のソルダ

レジストの剥がれや捲れが発生しなかった。これは、弾性係数の近い組合せによって、曲げや歪みの差が抑制され、応力バランスがとれるためと推考される。

【0032】Ni/Auめっきの代わりにSn/はんだめっきとしてもよい。はんだボールの形成手法に応じて、めっきを施せばよいからである。

【0033】接着剤層8のガラス転移温度が150℃以上で、ポリイミド系ソルダレジスト19またはフォトソルダレジスト7のガラス転移温度が120℃以上であり、それぞれ銅箔配線パターン1との密着が良好であることが望ましい。温度245℃±5℃で10秒間のはんだDip試験を3回行った結果、それぞれ上記のガラス転移温度以上であれば、はんだボール周辺のソルダレジストの剥がれや捲れが発生せず、配線間の絶縁性を確保でき、信頼性の高いBGA用TABテープを得ることができた。これは、ガラス転移温度が高いと、一般に、耐熱性に優れたものとなるためである。

【0034】

【発明の効果】以上述べた通り、本発明のBGA用TABテープによれば、ソルダレジストの弾性係数をポリイミドフィルムの弾性係数の1/10以上にしたので、はんだの濡性を確保し、はんだボールを形成する際のソルダレジストの剥離や捲れを防止し、配線間の絶縁性の確保と高い信頼性を得ることができるようになった。また、ソルダレジストとポリイミドフィルムの弾性係数を近づけたため、曲げや歪みが生じず、BGA用TABテープの平坦性も担保することができるようになった。

【0035】更に、BGA用TABテープの信頼性が向上したため、歩留も向上し、コストがかからず、安価にグラウンド層を有する2層配線や3層配線のBGA用TABテープを供給できるようになった。

【図面の簡単な説明】

【図1】本発明によるBGA用TABテープとそれを使用した半導体装置の実施の一形態を示す概略図である。

【図2】本発明によるBGA用TABテープとそれを使用した半導体装置の実施の一形態を示す概略図である。

【図3】本発明によるBGA用TABテープとそれを使用した半導体装置の実施の一形態を示す概略図である。

【図4】本発明によるBGA用TABテープとそれを使用した半導体装置の実施の一形態を示す概略図である。

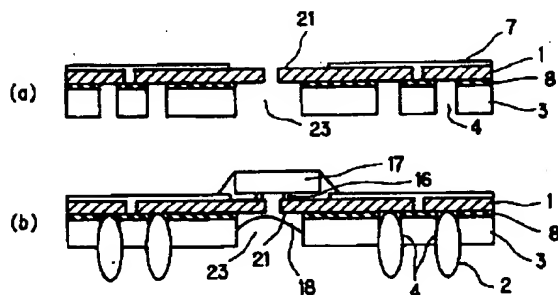
【図5】従来のBGA用TABテープとそれを使用した半導体装置の実施の一形態を示す概略図である。

【図6】従来のBGA用TABテープとそれを使用した半導体装置の実施の一形態を示す概略図である。

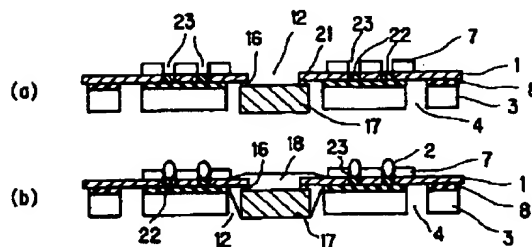
【符号の説明】

- 1 銅箔配線パターン
- 1a、6 銅箔
- 2 はんだボール
- 3 ポリイミドフィルム
- 4 ブラインドビアホール
- 5 スルーホール
- 7 フォトソルダレジスト
- 8 接着剤層
- 9 銅めっき
- 12 デバイスホール
- 14、15 CCLポリイミドフィルム
- 16 インナリードボンディング
- 17 半導体素子
- 18 ポッティング樹脂
- 19 ポリイミド系ソルダレジスト
- 20 ガルバノCO₂ レーザ
- 21 インナリード
- 22 ボールパッド
- 25 開孔部
- 26 アウタリード領域
- 27、31、33、35 BGA用TABテープ
- 28、32、34、36 半導体装置

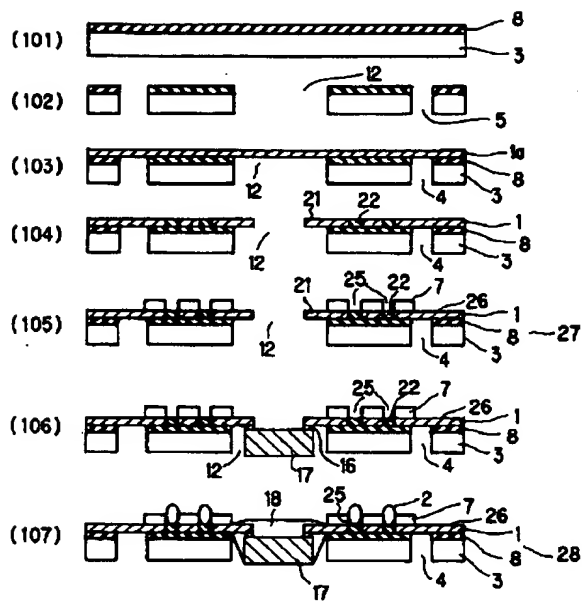
【図5】



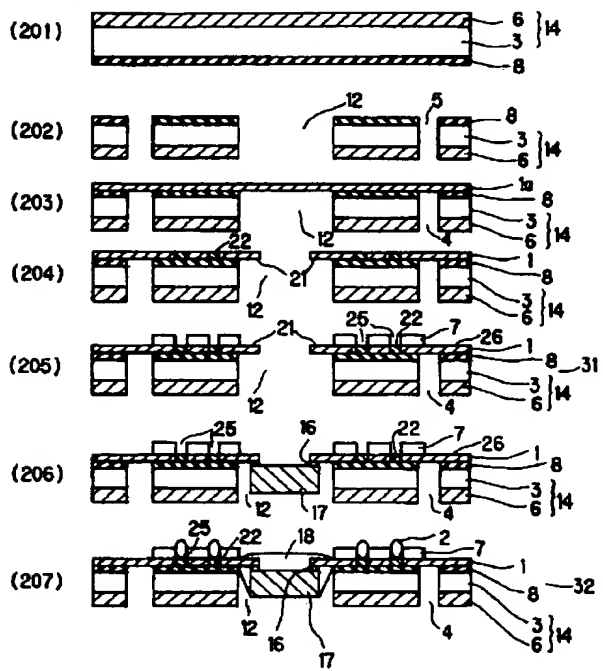
【図6】



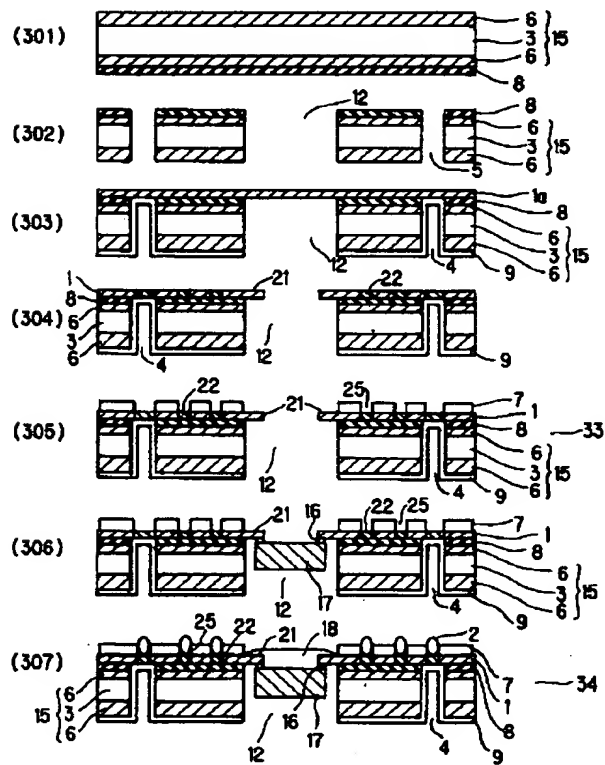
【図 1】



【図 2】



【図 3】



【図 4】

